

Zeitschrift: Tracés : bulletin technique de la Suisse romande
Herausgeber: Société suisse des ingénieurs et des architectes
Band: 132 (2006)
Heft: 03: Informatique bio-inspirée

Artikel: Comment faire calculer les ordinateurs de demain
Autor: Hohler, Anna
DOI: <https://doi.org/10.5169/seals-99446>

Nutzungsbedingungen

Die ETH-Bibliothek ist die Anbieterin der digitalisierten Zeitschriften. Sie besitzt keine Urheberrechte an den Zeitschriften und ist nicht verantwortlich für deren Inhalte. Die Rechte liegen in der Regel bei den Herausgebern beziehungsweise den externen Rechteinhabern. [Siehe Rechtliche Hinweise.](#)

Conditions d'utilisation

L'ETH Library est le fournisseur des revues numérisées. Elle ne détient aucun droit d'auteur sur les revues et n'est pas responsable de leur contenu. En règle générale, les droits sont détenus par les éditeurs ou les détenteurs de droits externes. [Voir Informations légales.](#)

Terms of use

The ETH Library is the provider of the digitised journals. It does not own any copyrights to the journals and is not responsible for their content. The rights usually lie with the publishers or the external rights holders. [See Legal notice.](#)

Download PDF: 30.03.2025

ETH-Bibliothek Zürich, E-Periodica, <https://www.e-periodica.ch>

Comment faire calculer les ordinateurs de demain

Trois groupes de recherche prennent le relais du Laboratoire de systèmes logiques et de son directeur Daniel Mange. Il s'agit des unités placées sous la responsabilité de Gianluca Tempesti, Eduardo Sanchez et Auke Ijspeert, autrement dit du CARG, du RDSG et du BIRG. Explication de sigles.

Tapez <<http://slwww.epfl.ch>>, vous voici sur la page d'accueil du Laboratoire des systèmes logiques (LSL). Cette entité n'existe plus: son directeur Daniel Mange prend sa retraite, après trente-six ans de professorat à l'EPFL. Cependant, vous verrez s'afficher les liens vers trois groupes de recherche: le CARG, qui s'occupe de machines informatiques bio-inspirées (voir ci-dessous), le RDSG, dédié aux systèmes digitaux reconfigurables (voir ci-dessous) et le BIRG, pour la robotique bio-inspirée (voir p. 14). En effet, trois chercheurs - le professeur boursier Gianluca Tempesti (CARG), Eduardo Sanchez (RDSG), professeur titulaire, et Auke Ijspeert (BIRG), également professeur boursier - prennent le relais de l'inventeur du célèbre *BioWall*. Ainsi, si césure il y a, elle est uniquement d'ordre administratif: puisque aucun des trois successeurs n'est professeur ordinaire, et que tout laboratoire EPFL dépend d'un tel enseignant, personne n'a officiellement pu hériter du LSL de Daniel Mange.

Cette « transition douce », selon les mots de Gianluca Tempesti, n'a donc à priori pas de conséquences au niveau de la recherche: les projets continuent... et à en croire les trois « successeurs », il y en a pas mal ! Commençons par le CARG, le Groupe de recherche en architectures cellulaires, dirigé par le jeune chercheur italien. C'est ici que l'on trouve le plus de continuité directe avec le travail de Daniel Mange. Gianluca Tempesti: « Nous travaillons avant tout sur le modèle ontogénétique, l'un des trois axes que l'on utilise couramment, en informatique bio-inspirée. Par rapport aux deux autres - les modèles phylogénétique et épigénétique -, celui-ci est en général moins développé, pour la simple et bonne raison que la modélisation de la croissance d'un organisme demande une grande flexibilité dans la manipulation

de la matière, ce que la technologie du silicium ne permet justement pas: une fois qu'un circuit est gravé, on ne peut plus intervenir sur sa structure. » Les chercheurs ont donc dû attendre l'émergence, dans les années 90, des circuits FPGA ou *Field Programmable Gate Array*. Ces réseaux logiques programmables permettent la configuration de processus qui sont des approximations du phénomène de la croissance.

Les recherches de Gianluca Tempesti s'orientent autour de deux axes. Le premier, technologique, concerne le calcul avec de futurs nanocircuits. La miniaturisation de circuits traditionnels ne pouvant dépasser une certaine limite, le saut dans le nanomonde se fera à coup sûr. Et même si LE circuit nanoélectronique n'existe pas encore (voir ci-contre), il est d'ores et déjà possible de réfléchir sur la manière dont il va falloir le faire calculer. Un exemple: la tolérance aux pannes, aspect négligeable dans le calcul traditionnel mais de première importance dans le nanomonde. « Les dysfonctionnements seront inévitables, explique Gianluca Tempesti, et il faudra savoir calculer avec. Comme en biologie. La nature connaît une quantité de mécanismes pour survivre aux pannes. Donc, pour être capable de répondre, dans un futur proche, aux besoins des nanocircuits, nous nous penchons déjà maintenant sur l'élaboration de mécanismes de réparation. » Le deuxième axe, « un peu délaissé ces dernières années », selon le chercheur, concerne la méthodologie: « Aujourd'hui, chaque application est réalisée sur mesure. Il s'agit de systématiser notre approche. »

L'ère post-PC

Du côté des systèmes digitaux reconfigurables (RDSG), le plus petit des trois groupes prenant le relais du LSL de Daniel Mange, on se penche sur les microcontrôleurs, circuits intégrés rassemblant un microprocesseur, de la mémoire et des périphériques qui réalisent des fonctions spécialisées, en général de contrôle, pour les systèmes plus larges qui les contiennent. Ils sont aujourd'hui quasi omniprésents dans la plupart des dispositifs électroniques. Selon le directeur du groupe Eduardo Sanchez, « cette décentralisation des tâches de l'ordinateur devient tellement importante que certains

Fig. 1 : Coupe d'un transistor SET (Single Electron Transistor) à canal suspendu réalisé au Centre de micro-/nanotechnologies de l'EPFL (CMI). Le noyau triangulaire en silicium, de dimension nanométrique, permet le blocage de Coulomb de charges électriques. (Image CMI)

annoncent l'avènement d'une ère post-PC, où l'ordinateur deviendra invisible puisque présent partout». Par ailleurs, la densité accrue des FPGA, accompagnée de la disponibilité d'outils de synthèse de haut niveau, permet aujourd'hui l'implémentation d'un système complet sur un circuit: ce sont les *SoPC (System on Programmable Chip)*. Dans ce cas, le microcontrôleur est un élément comme un autre, un module de plus à disposition du concepteur.

Eduardo Sanchez est également professeur à l'Ecole d'ingénieurs du canton de Vaud (EIVD) et pilote dans ce cadre plusieurs projets. L'un d'eux, réalisé en collaboration avec la division de neuropsychologie du CHUV, concerne un assistant

électronique personnel pour les personnes affectées de troubles de la mémoire. Autre exemple: *Perplexus*, pour *PERvasive computing framework for modeling comPLEX virtually-Unbounded Systems*, un projet européen piloté par l'EIVD, en collaboration avec l'Université Polytechnique de Catalogne et les universités de Grenoble et de Lausanne. *Perplexus*, ce sera une plate-forme matérielle pour la simulation de systèmes complexes à grande échelle. Elle contiendra un réseau virtuellement illimité de modules informatiques reconfigurables, dotés de capacités bio-inspirées et communiquant entre eux par radio.

Anna Hohler

La révolution nanoélectronique

L'évolution des moyens de communication a de quoi donner le vertige. La vitesse des microprocesseurs double tous les 18 mois: du MHz au GHz, et déjà vers le THz. Derrière cette évolution - sans équivalent dans d'autres domaines - se cache un univers de puces pas si faciles à dompter: la miniaturisation des composants atteint aujourd'hui la dimension nanométrique. L'échelle atomique n'est pas loin et là, les lois physiques changent de manière radicale.

Voilà pourquoi, en parallèle à la microélectronique, qui continue à miniaturiser des dispositifs traditionnels (CMOS, pour *Complementary Metal Oxide Semiconductor*), se développe la nanoélectronique, qui exploite des principes physiques nouveaux. Cette dernière étudie entre autres les nanotubes de carbone, les transistors mono-électron ou les dispositifs macro-moléculaires intégrés. Mais la course reste ouverte.

Les recherches en technologie CMOS sont incontournables. Elles bénéficient d'une expérience de plus de 30 ans et sont utilisées dans la majorité des circuits intégrés. Cependant, la miniaturisation ne peut pas continuer de manière linéaire. A partir d'une longueur de canal inférieure à 50 nanomètres, le comportement électrique du composant n'est plus idéal. Différents artefacts, comme les substrats isolants, les transistors à double grille ou des matériaux diélectriques plus performants, ont permis de repousser l'échéance, mais la limite de fonctionnement est estimée à environ 5 nanomètres.

Les nouveaux dispositifs intéressent de plus en plus de groupes de recherche, académiques comme industriels. Plutôt que d'être dépendant des effets de miniaturisation (quantification de charges, confinement électronique),

pourquoi ne pas les exploiter? Le défi consiste à intégrer sur un même substrat des dispositifs reproductibles, rapides, fiables et de très faible puissance.

Les résultats les plus avancés utilisent les techniques d'intégration du silicium. Le SET (*Single Electron Transistor*) est composé de deux barrières tunnel entourant un îlot conducteur, le tout étant contrôlé par une grille capacitive. Des mémoires en silicium polycristallin basées sur le blocage de Coulomb ont été réalisées avec succès dans le groupe de micro- et de nanoélectronique de l'EPFL, sous la direction de Adrian Ionescu.

Toute prédiction semble difficile, mais les dispositifs post-CMOS deviendront certainement primordiaux. Les premiers circuits hybrides (MOS/SET) en sont d'ailleurs les meilleurs exemples.

Vincent Pott, ing. microtechnicien dipl. EPF
Doctorant au Laboratoire d'électronique générale (LEG)
EPFL-STI-IMM-LEG2, ELB 240, Station 11, CH - 1015 Lausanne

